

Contenido

Prólogo	1
Capítulo 1. Flip-flops	3
1.1. Introducción	3
1.2. Información general	3
1.2.1. <i>Flip-flop</i> SR asíncrono	8
1.2.2. <i>Flip-flop</i> $\overline{S} \overline{R}$ asíncrono	12
1.2.3. Aplicación: interruptor anti-rebote	14
1.3. <i>Flip-flop</i> SR síncrono	15
1.3.1. Implementación basada en el <i>flip-flop</i> SR asíncrono	15
1.3.2. Implementación basada en el <i>flip-flop</i> $\overline{S} \overline{R}$ asíncrono	18
1.4. <i>Flip-flop</i> D	19
1.5. <i>Flip-flop</i> JK	21
1.6. <i>Flip-flop</i> T	23
1.7. <i>Flip-flop</i> maestro-esclavo y <i>flip-flop</i> de desencadenamiento frontal	24
1.7.1. <i>Flip-flop</i> maestro-esclavo	25
1.7.2. <i>Flip-flops</i> con desencadenamiento frontal a la señal de reloj	29
1.8. <i>Flip-flops</i> de entradas prioritarias	34
1.9. Características de funcionamiento de los <i>flip-flops</i>	38
1.10. Ejercicios	40
1.11. Soluciones	47
Capítulo 2. Contadores binarios	59
2.1. Introducción	59
2.2. Contador módulo 4	60

2.3. Contador módulo 8	61
2.4. Contador módulo 16	64
2.5. Contador módulo 10	67
2.6. Contador con entradas de carga paralelas	69
2.7. Contador de cuenta regresiva	71
2.8. Contador síncrono reversible	73
2.9. Decodificar un contador	74
2.10. Ejercicios	76
2.11. Soluciones	83

Capítulo 3. Registros de desplazamiento 95

3.1. Introducción	95
3.2. Registro de desplazamiento del tipo de entrada en serie	95
3.3. Registro de desplazamiento del tipo de entrada en paralelo	96
3.4. Registro de desplazamiento bidireccional	99
3.5. Archivo de registros	100
3.6. Contador basado en el principio de registro de desplazamiento	102
3.6.1. Contador de anillos	102
3.6.2. Contador Johnson	103
3.6.3. Contador de retroalimentación lineal	106
3.7. Ejercicios	113
3.8. Soluciones	119

Capítulo 4. Circuitos aritméticos y lógicos 129

4.1. Introducción	129
4.2. Sumador	129
4.2.1. Semi sumador	130
4.2.2. Sumador completo	131
4.2.3. Sumador con propagación de retención	133
4.2.4. Sumador con anticipación de retención (acarreo)	135
4.2.5. Sumador con selección de retención (acarreo)	138
4.2.6. Sumador con salto de retención (acarreo)	138
4.3. Comparador	140
4.4. Unidad aritmética y lógica	143
4.5. Multiplicador	150
4.5.1. Multiplicador de números de dos bits sin signo	150
4.5.2. Multiplicador de números de cuatro bits sin signo	151
4.5.3. Multiplicador de números con signo	153
4.6. Divisor	158

4.7. Ejercicios	166
4.8. Soluciones	175
Capítulo 5. Tecnologías de circuitos integrados digitales	195
5.1. Introducción	195
5.2. Características	195
5.2.1. Tensión de alimentación de corriente continua.	195
5.2.2. Niveles lógicos	196
5.2.3. Inmunidad al ruido	196
5.2.4. Retraso en la propagación	197
5.2.5. Consumo de energía eléctrica.	197
5.2.6. Salida o factor de carga	198
5.3. Familia lógica TTL	198
5.3.1. Transistor de unión bipolar	198
5.3.2. Puerta NAND TTL	200
5.3.3. Circuito integrado TTL	201
5.4. Familia lógica CMOS.	201
5.4.1. Transistor MOSFET	201
5.4.2. Puertas lógicas CMOS	203
5.5. Puertas lógicas de drenaje abierto.	205
5.6. Circuito amortiguador de tres estados	207
5.7. Circuito integrado CMOS	208
5.8. Otras familias lógicas	208
5.9. Interfaz de circuitos de diferentes tecnologías	209
5.10. Ejercicios	210
5.11. Soluciones.	213
Capítulo 6. Memorias de semiconductores	215
6.1. Introducción	215
6.2. Organización de la memoria	215
6.3. Cómo funciona una memoria	217
6.4. Tipos de memorias	220
6.4.1. Memorias muertas (de solo lectura o no volátiles)	220
6.4.2. Memorias vivas	223
6.4.3. Características de los diferentes tipos de memorias	229
6.5. Aplicaciones	230
6.5.1. Conexión de memorias.	231
6.5.2. Aplicaciones	232
6.6. Otros tipos de memoria	243

6.6.1. Memoria FRAM	243
6.6.2. Memoria CAM	246
6.6.3. Memoria con acceso secuencial	247
6.7. Ejercicios	251
6.8. Soluciones	255
Capítulo 7. Circuitos lógicos programables	269
7.1. Información general	269
7.2. Circuitos PLD	270
7.2.1. Caso del circuito PROM	271
7.2.2. Caso del circuito PAL	273
7.2.3. Caso del circuito PLA	274
7.3. Aplicaciones	280
7.3.1. Realización de funciones lógicas	281
7.3.2. Sumador de dos bits	283
7.3.3. Convertidores de código binario a código BCD y de código BCD a código binario	288
7.4. Circuitos lógicos programables CPLD y FPGA	288
7.4.1. Principio y tecnología	289
7.4.2. Circuito CPLD	294
7.4.3. Circuito FPGA	296
7.5. Referencias	300
7.6. Ejercicios	300
7.7. Soluciones	310
Apéndice. Circuitos integrados digitales y software	331
Bibliografía	333
Índice alfabético	335