

# Contenido

<b>Prólogo</b> . . . . .	1
<b>Capítulo 1. Sistemas de numeración</b> . . . . .	3
1.1. Introducción . . . . .	3
1.2. Numeración decimal . . . . .	3
1.3. Numeración binaria . . . . .	4
1.4. Numeración octal . . . . .	6
1.5. Numeración hexadecimal . . . . .	7
1.6. Representación en una base $B$ . . . . .	9
1.7. Números decimales en código binario . . . . .	10
1.8. Representación de enteros con signo . . . . .	11
1.8.1. Representación signo-valor absoluto . . . . .	12
1.8.2. Representación por complemento a dos . . . . .	13
1.8.3. Representación en excedente $E$ . . . . .	15
1.9. Representación de la parte fraccionaria de un número . . . . .	17
1.10. Operaciones aritméticas con números binarios . . . . .	20
1.10.1. Adición . . . . .	20
1.10.2. Sustracción . . . . .	21
1.10.3. Multiplicación . . . . .	22
1.10.4. División . . . . .	23
1.11. Representación de los números reales . . . . .	24
1.11.1. Representación de coma fijo . . . . .	24
1.11.2. Representación de coma flotante . . . . .	26
1.12. Representación de los datos . . . . .	32
1.12.1. Código Gray . . . . .	33
1.12.2. Código $p$ entre $n$ . . . . .	34
1.12.3. Código ASCII . . . . .	36
1.12.4. Otros códigos . . . . .	38

1.13. Códigos de protección contra errores . . . . .	38
1.13.1. Bit de paridad . . . . .	38
1.13.2. Códigos de corrección de errores . . . . .	38
1.14. Ejercicios . . . . .	42
1.15. Soluciones. . . . .	45
<b>Capítulo 2. Puertas lógicas . . . . .</b>	<b>59</b>
2.1. Introducción . . . . .	59
2.2. Puertas lógicas . . . . .	61
2.2.1. Puerta NOT . . . . .	61
2.2.2. Puerta AND . . . . .	61
2.2.3. Puerta OR . . . . .	62
2.2.4. Puerta XOR . . . . .	63
2.2.5. Puertas de lógica complementaria . . . . .	63
2.3. Circuito de amortiguación a tres estados. . . . .	64
2.4. Función lógica . . . . .	65
2.5. Correspondencia entre la tabla de verdad y la función lógica . . . . .	65
2.6. Álgebra booleana . . . . .	68
2.6.1. Teorema de álgebra booleana . . . . .	70
2.6.2. Diagrama de Karnaugh. . . . .	77
2.6.3. Simplificación de funciones lógicas de salida múltiple. . . . .	84
2.6.4. Factorización de funciones lógicas. . . . .	87
2.7. Implementación a varios niveles . . . . .	87
2.7.1. Ejemplos de esto . . . . .	88
2.7.2. Circuito lógico de puerta NAND . . . . .	90
2.7.3. Circuito lógico de puerta NOR . . . . .	91
2.7.4. Representación basada en los operadores XOR y AND . . . . .	94
2.8. Consideraciones prácticas . . . . .	101
2.8.1. Cronograma de un circuito lógico . . . . .	101
2.8.2. Alea estática . . . . .	102
2.8.3. Alea dinámica . . . . .	104
2.9. Demostración de algunas identidades del álgebra booleana . . . . .	105
2.10. Ejercicios . . . . .	110
2.11. Soluciones. . . . .	115
<b>Capítulo 3. Bloques funcionales de la lógica combinatoria . . . . .</b>	<b>131</b>
3.1. Introducción . . . . .	131
3.2. Multiplexor . . . . .	131
3.3. Decodificador/demultiplexor . . . . .	137
3.4. Uso del multiplexor o decodificador para la implementación de funciones lógicas. . . . .	144

3.4.1. Multiplexor . . . . .	145
3.4.2. Decodificador . . . . .	146
3.5. Codificadores . . . . .	147
3.5.1. Codificador 4:2 . . . . .	147
3.5.2. Codificador 8:3 . . . . .	151
3.5.3. Codificador prioritario . . . . .	153
3.6. Transcodificadores . . . . .	162
3.6.1. Código binario y código Gray . . . . .	162
3.6.2. Código BCD y código exceso de 3 . . . . .	167
3.7. Generador/controlador de paridad . . . . .	174
3.8. Desplazador de barril . . . . .	178
3.9. Ejercicios . . . . .	185
3.10. Soluciones . . . . .	194

## **Capítulo 4. Métodos sistemáticos para simplificar las funciones lógicas**

<b>Capítulo 4. Métodos sistemáticos para simplificar las funciones lógicas</b> . . . . .	<b>225</b>
4.1. Introducción . . . . .	225
4.2. Definiciones y recordatorios . . . . .	225
4.2.1. Definiciones de los términos . . . . .	226
4.2.2. Principio de minimización de una función lógica . . . . .	226
4.3. Diagrama de Karnaugh . . . . .	227
4.3.1. Función de cinco variables . . . . .	228
4.3.2. Función de seis variables . . . . .	230
4.3.3. Diagrama de Karnaugh con variable inscrita . . . . .	230
4.3.4. Aplicaciones . . . . .	237
4.3.5. Representación basada en los operadores XOR y AND . . . . .	244
4.4. Métodos sistemáticos de simplificación . . . . .	244
4.4.1. Determinación de los implicantes primos . . . . .	245
4.4.2. Búsqueda de términos que constituyen una expresión mínima . . . . .	249
4.4.3. Método Quine-McCluskey: simplificación de funciones de forma incompleta . . . . .	261
4.4.4. Simplificación de múltiples funciones de salida . . . . .	262
4.5. Ejercicios . . . . .	269
4.6. Soluciones . . . . .	270

<b>Bibliografía</b> . . . . .	<b>285</b>
-------------------------------	------------

<b>Índice alfabético</b> . . . . .	<b>287</b>
------------------------------------	------------