

# Contenido

<b>Prólogo</b> . . . . .	1
<b>Capítulo 1. Máquinas síncronas de estados finitos</b> . . . . .	3
1.1. Introducción . . . . .	3
1.2. Diagrama de estado . . . . .	4
1.3. Diseño de máquinas síncronas de estado finito . . . . .	9
1.4. Ejemplos . . . . .	11
1.4.1. <i>Flip-flops</i> . . . . .	11
1.4.2. Detector de secuencia binaria . . . . .	15
1.4.3. Realización de una máquina a partir de la tabla de estados . . . . .	24
1.4.4. Generador de impulsos de anchura variable . . . . .	29
1.5. Minimización del número de estados. . . . .	32
1.5.1. Método de la tabla de implicaciones . . . . .	33
1.5.2. Método de las particiones . . . . .	43
1.5.3. Simplificación de las máquinas especificadas de forma incompleta . . . . .	51
1.6. Codificación de estado . . . . .	64
1.7. Transformaciones de modelos. . . . .	71
1.8. Separación de máquinas de estado finito . . . . .	73
1.8.1. Reglas de partición . . . . .	73
1.8.2. Ejemplo 1. . . . .	75
1.8.3. Ejemplo 2. . . . .	78
1.9. Realización de un detector de secuencia usando un circuito programable . . . . .	79
1.10. Consideraciones prácticas . . . . .	84
1.10.1. Retrasos en la propagación y condiciones de carrera . . . . .	84
1.10.2. Especificaciones de tiempo . . . . .	85
1.11. Ejercicios . . . . .	90
1.12. Soluciones. . . . .	111

---

<b>Capítulo 2. Máquinas algorítmicas</b> . . . . .	187
2.1. Introducción . . . . .	187
2.2. Estructura de una máquina algorítmica . . . . .	187
2.3. Diagrama ASM . . . . .	188
2.4. Aplicaciones . . . . .	193
2.4.1. Sumador/sustractor serie . . . . .	193
2.4.2. Multiplicador basado en operaciones de suma y desplazamiento . . . . .	203
2.4.3. Divisor basado en operaciones de sustracción y desplazamiento . . . . .	207
2.4.4. Controlador para el distribuidor automático de productos . . . . .	211
2.4.5. Controlador de semáforo . . . . .	214
2.5. Ejercicios . . . . .	222
2.6. Soluciones . . . . .	228
<b>Capítulo 3. Máquinas asincrónicas de estados finitos</b> . . . . .	237
3.1. Introducción . . . . .	237
3.2. Información general . . . . .	238
3.3. <i>Flip-flop</i> asíncrono D . . . . .	239
3.4. Puerta C . . . . .	242
3.5. Circuito auto-sincronizado . . . . .	246
3.6. Codificación de los estados de una máquina asíncrona . . . . .	250
3.7. Síntesis de circuitos asíncronos . . . . .	253
3.7.1. Ciclo oscilatorio . . . . .	253
3.7.2. Riesgo esencial y d-trio . . . . .	255
3.7.3. Diseño de máquinas de estados asíncronas . . . . .	267
3.8. Ejemplos de aplicaciones . . . . .	267
3.8.1. Sincronizador de pulsos . . . . .	268
3.8.2. Contador asíncrono . . . . .	272
3.9. Realización de máquinas asíncronas con <i>flip-flop</i> SR o puerta C . . . . .	276
3.10. Máquina de estado asíncrono operando en modo de pulso . . . . .	281
3.11. Máquina de estado asíncrono operando en modo ráfaga . . . . .	288
3.12. Ejercicios . . . . .	290
3.13. Soluciones . . . . .	298
<b>Apéndice. Resumen del lenguaje VHDL</b> . . . . .	325
<b>Bibliografía</b> . . . . .	351
<b>Índice alfabético</b> . . . . .	353